

## 特点

- 反向充电连接保护
- 电池单元反向连接保护
- 过温保护
- 过充电电流保护
- 两步检测过充电流：  
过放电电流保护  
负载短路
- 充电器检测功能
- 0V 电池充电功能
- 符合 RoHS 标准且不含铅（Pb）
- 低至  $16\text{m}\Omega$  的等效开启电阻内部功率 MOSFET
- 内部延迟发生器
- 高精度电压检测
- 低电流损耗  
工作状态：典型值  $0.7\mu\text{A}$ .  
掉电状态：典型值  $0.5\mu\text{A}$
- 只需一个外接电容
- 采用 CPC5 封装
- $-40^{\circ}\text{C}$  至  $+85^{\circ}\text{C}$  温度范围

## 应用

- 单节锂离子电池组
- 充电宝
- 单节锂聚合物电池组
- IOT传感器/电子玩具

## 概述

HM5591针对锂离子/聚合物电池保护提供了高集成解决方案。HM5591包含内部功率MOSFET，高精度电压检测电路和延迟电路。HM5591具有电池应用所需的所有保护功能，包括过充电、过放电、过流和负载短路保护等。准确的过充电检测电压保证了充电的安全和充分利用。低待机电流在存储时从电池中消耗很少的电流。该产品不仅适用于数字电话，而且适用任何其他需要长期电池寿命的锂离子和锂聚合电池供电的通信设备。HM5591需要最少量的现成的外部组件，并且采用的CPC5封装可以节省空间。

## 典型应用电路

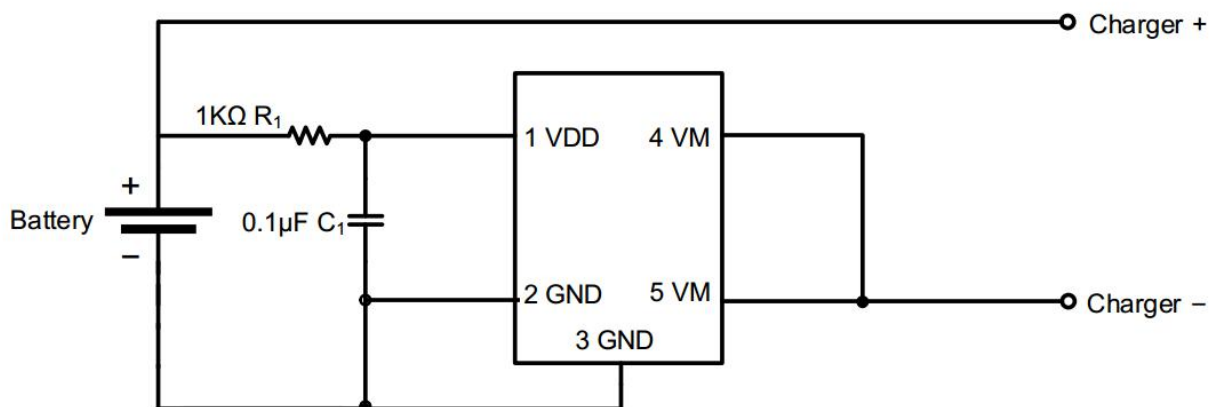
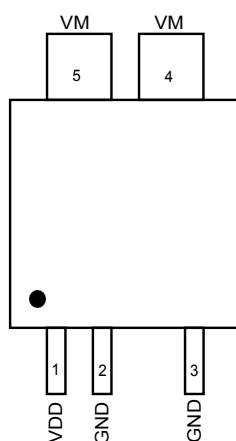


图 1. 典型应用电路图

## 引脚描述

### 管脚设置




CPC5

图 2. 引脚定义图

## 引脚描述

引脚	名称	功能
1	VDD	电源引脚
2	GND	接电池负极
3	GND	接电池负极
4	VM	充电器或负载的负极, 通过内部 FET 开关管连接到 GND。 (见第 6 页内部框图)
5	VM	充电器或负载的负极, 通过内部 FET 开关管连接到 GND。 (见第 6 页内部框图)

## 印章说明

丝印图	描 述	封装	最小包装
	MM: 为产品型号 0: 为生产周期 D: 为生产年份 D: 为内部代码 (会变动)	CPC5	5000PCS

## 产品规格

### 绝对最大额定值 <sup>(1)</sup> <sup>(2)</sup>

项目	最小	最大	单位
VDD 输入电压	-0.3	6	V
VM 输入电压	-6	10	V
工作温度范围	-40	85	°C
节温范围	-40	150	°C
存储温度范围	-55	150	°C
铅温度（焊接，10 秒）		260	°C

备注1：超过这些额定值可能会损坏器件。

备注2：不能保证设备在其工作条件之外运行。

### ESD 额定值

项目	描述	值	单位
V <sub>(ESD-HBM)</sub>	Human Body Model (HBM) ANSI/ESDA/JEDEC JS-001-2014 Classification, Class: 2	±2000	V
V <sub>(ESD-CDM)</sub>	Charged Device Mode (CDM) ANSI/ESDA/JEDEC JS-002-2014 Classification, Class: C0b	±200	V
I <sub>LATCH-UP</sub>	JEDEC STANDARD NO.78E APRIL 2016 Temperature Classification, Class: I	±150	mA

### 温升规格

Item	Description	Value	Unit
R <sub>θJA</sub>	Junction-to-ambient thermal resistance <sup>(1)(2)</sup>	48.7	°C/W
R <sub>θJC(top)</sub>	Junction-to-case (top) thermal resistance	52.4	°C/W
R <sub>θJB</sub>	Junction-to-board thermal resistance	25.5	°C/W
ψ <sub>JT</sub>	Junction-to-top characterization parameter	8.4	°C/W
ψ <sub>JB</sub>	Junction-to-board characterization parameter	25.2	°C/W
R <sub>θJC</sub>	Junction-to-case (Bottom) thermal resistance	6.5	°C/W

备注 1：基于 JESD 51-7 规范计算该封装的温升值。

备注 2：基于 4 层 JEDEC 板模拟热阻抗

## 电气特性 (1)

参数	符号	测试条件	最小	典型	最大	单位
<b>检测电压</b>						
过充电检测电压	$V_{CU}$		4.25	4.30	4.35	V
过充电释放电压	$V_{CL}$		4.05	4.10	4.15	V
过放电检测电压	$V_{DL}$		2.30	2.40	2.50	V
过放电释放电压	$V_{DR}$		2.90	3.00	3.10	V
充电检测电压	$*V_{CHA}$			-0.15		V
<b>检测电流</b>						
过放电电流检测	$*I_{IOV1}$	$V_{DD}=3.6V$		8		A
负载短路检测	$*I_{SHORT}$	$V_{DD}=3.6V$		40		A
<b>电流损耗</b>						
工作状态电流损耗	$I_{OPE}$	$V_{DD}=3.6V$ $V_M=0V$	0.1	0.7	2	$\mu A$
掉电状态电流损耗	$I_{PDN}$	$V_{DD}=2.0V$ $V_M$ floating	0.1	0.5	1	$\mu A$
<b>VM 内部阻抗</b>						
VM 与 $V_{DD}$ 之间的阻抗	$*R_{VMD}$	$V_{DD}=3.6V$ $V_M=1.0V$	100	300	500	$k\Omega$
VM 与 $GND$ 之间的电阻	$*R_{VMS}$	$V_{DD}=2.0V$ $V_M=1.0V$	10	20	40	$k\Omega$
<b>场效应晶体管开启电阻</b>						
等效场效应晶体管开启电阻	$*R_{SS(ON)}$	$V_{DD}=3.6V$ $I_{VM}=1.0A$		16	24	$m\Omega$
<b>过温保护</b>						
过温保护	$*T_{SHD+}$			130		$^{\circ}C$
过温恢复温度	$*T_{SHD-}$			100		$^{\circ}C$
<b>延时检测</b>						
过充电电压检测延迟时间	$t_{CU}$		80	128	200	mS
过放电电压检测延迟时间	$t_{DL}$		30	60	120	mS
过放电电流检测延迟时间	$*t_{IOV}$	$V_{DD}=3.6V$	5	10	20	mS
负载短路检测延迟时间	$*t_{SHORT}$	$V_{DD}=3.6V$	100	200	400	$\mu S$

备注1: \*参数由设计保证。

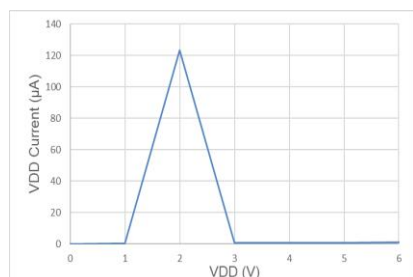
## 典型性能特性 (1) (2)

备注 1: 性能波形均在评估板上测试。

备注 2:  $V_{IN}=4.5V$ ,  $R_I=1K\Omega$ ,  $C_I=0.1\mu F$ ,  $T_A=+25^{\circ}C$ , 除非另有说明。

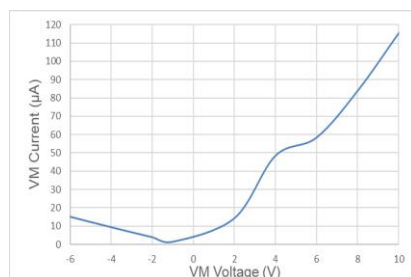
### Supply Current Vs. $V_{IN}$

$V_{DD}=0-6V$



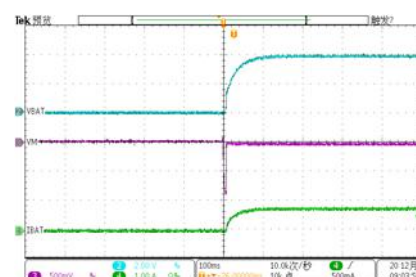
### Supply Current vs. $V_M$

$V_{DD}=3.6V$



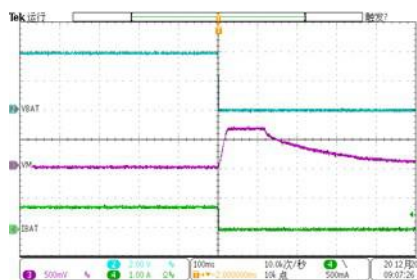
### Power On

$R_{BAT}=5\Omega$

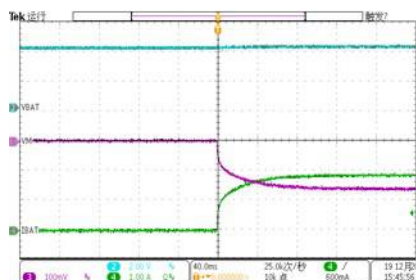


### Power Off

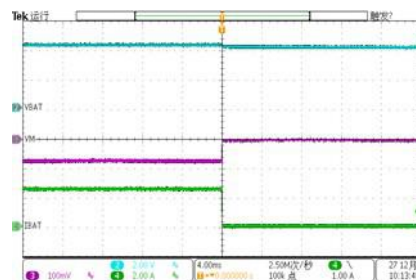
$R_{BAT}=5\Omega$



### Battery Charging On

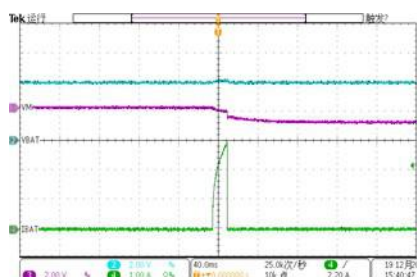


### Battery Charging Off



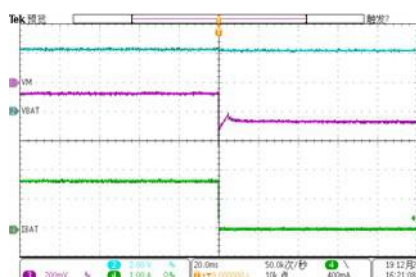
### Battery Charging, OCP

$I_{BAT}\geq 3A$



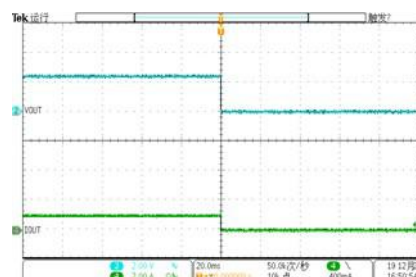
### Battery Charging OVP

$V_{BAT}\geq 4.3V$



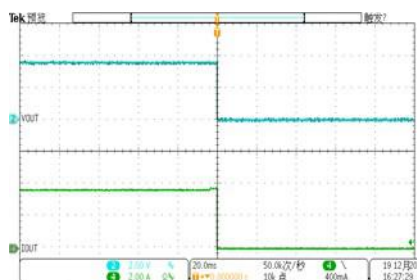
### Overdischarge Protection UVP

Reduce  $V_{OUT}$  to UVP Point



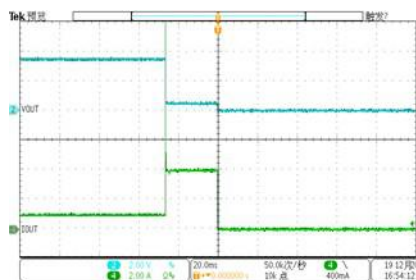
### Overdischarge Protection OCP

Increase  $I_{OUT}$  to OCP Point



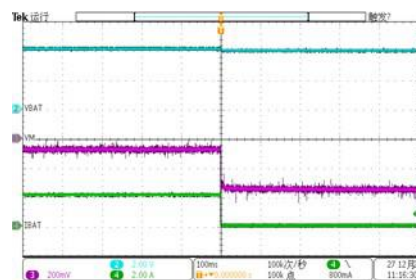
### SCP Entry

Short Charger+ to Charger-



### OTP

$I_{BAT}=2A$ , Increase  $T_{SHD}$  to  $130^{\circ}C$



## 功能框图

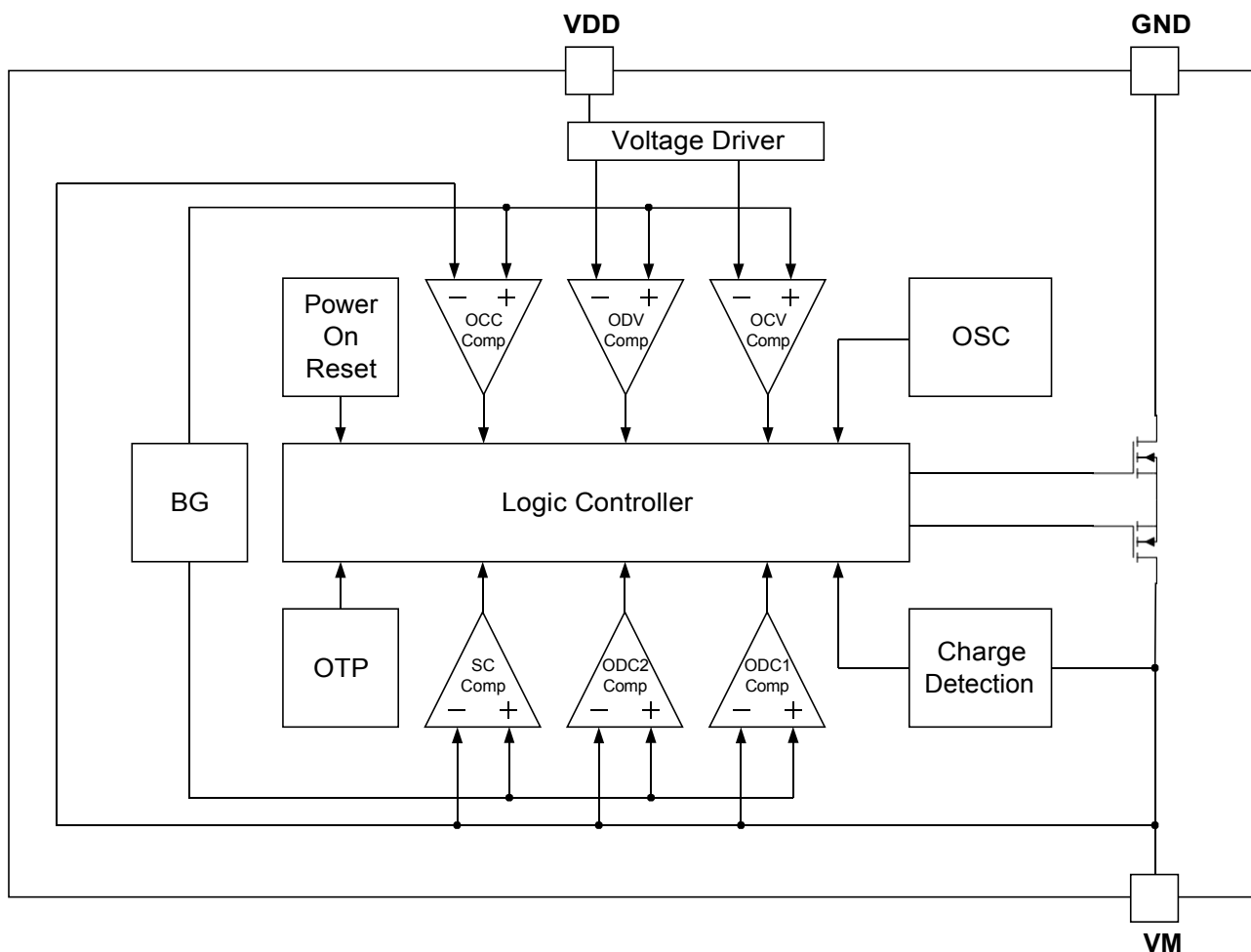


图 3. 电路结构框图

## 功能描述

HM5591可监控电池的电压和电流，并通过断开电池与负载或充电器的连接，保护电池免受过充电电压，过放电电压，过放电电流和短路情况的损坏。为了在限定的条件内操作电池，需要这些功能。该器件仅需一个外部电容。内部集成了MOSFET，其RDS（ON）典型值低至16mΩ。

## 正常运行模式

如果没有检测到异常情况，则可以自由地进行充电和放电。这种情况称为正常操作模式。

## 过充电状态

当在正常条件下充电期间电池电压变得高于过充电检测电压（ $V_{CU}$ ），并且状态持续时间达到过充电检测延迟时间（ $t_{CU}$ ）或更长时，HM5591关闭充电控制FET以停止充电。这种情况称为过充电条件。在以下两种情况下释放过充电条件：

- 1.当电池电压低于过充电释放电压（ $V_{CL}$ ）时，HM5591接通充电控制FET并返回正常状态。
- 2.当负载连接并开始放电时，HM5591接通充电控制FET并返回正常状态。释放机制如下：在负载连接和放电开始后，放电电流立即流过充电FET的内部寄生二极管，并且VM引脚电压瞬间从GND引脚电压增加约



0.7V（二极管的正向电压）。HM5591检测到该电压并释放过充电状态。因此，在电池电压等于或低于过充电检测电压（ $V_{CU}$ ）的情况下，HM5591立即返回到正常状态，但是在电池电压高于过充电检测电压（ $V_{CU}$ ）的情况下，即使负载连接，芯片也不会恢复到正常状态，直到电池电压低于过充电检测电压（ $V_{CU}$ ）。另外，当连接负载并开始放电时，如果VM引脚电压等于或低于过电流检测电压，则芯片不会返回到正常状态。

备注：如果电池充电至高于过充电检测电压（ $V_{CU}$ ）的电压，即使连接了导致过电流的大负载，电池电压也不会降至过充电检测电压（ $V_{CU}$ ）以下，过电流和负载短路检测在电池电压低于过充电检测电压（ $V_{CU}$ ）之前都不起作用。然而，由于实际电池的内部阻抗有几十mΩ，并且在连接引起过电流的重负载之后电池电压立即下降，所以过电流工作。无论电池电压如何，负载短路检测都能正常工作。

## 过放电状态

当电池电压在正常条件下放电期间降至过放电检测电压（ $V_{DL}$ ）以下，并且持续过放电检测延迟时间（ $t_{DL}$ ）或更长时，HM5591将关闭放电控制FET并停止放电。这种情况称为过放电状态。放电控制FET关断后，VM引脚电压被HM5591VM和VDD之间的 $R_{VMD}$ 电阻拉高。同时，当VM大于1.5 V（典型值）（负载短路检测电压）时，芯片的电流将降低至掉电电流（ $I_{PDN}$ ）。这种情况称为掉电状态。在过放电和掉电条件下，VM引脚和VDD引脚被IC中的 $R_{VMD}$ 电阻短路。连接充电器后，VM和VDD之间的电位差变为1.3 V（典型值）（负载短路检测电压）或更高时，掉电状态解除。此时，FET仍处于关闭状态。当电池电压达到过放电检测电压（ $V_{DL}$ ）或更高（参见注释）时，HM5591接通FET并从过放电状态变为正常状态。

备注：如果VM引脚电压不小于充电器检测电压（ $V_{CHA}$ ），电池电压达到过放电释放电压（ $V_{DR}$ ）或更高，则将处于过放电条件下的电池连接到充电器时，过放电条件被解除（放电控制FET开启）。

## 过流状态

当在正常条件下放电期间放电电流等于或高于规定值（VM引脚电压等于或高于过电流检测电压）并且状态持续过电流检测延迟时间或更长时，HM5591关闭放电控制FET以停止放电。这种情况称为过流状态（过电流状态包括过电流状况或负载短路状况）。在过电流情况下，VM和GND引脚在内部被 $R_{VMS}$ 电阻短路。连接负载后，VM引脚电压等VDD电压。当负载释放且B+和B-引脚之间的阻抗变得高于自动可恢复阻抗时，过流状态恢复到正常状态。断开负载后，由于VM引脚通过 $R_{VMS}$ 电阻与GND引脚短路，因此VM引脚返回到GND电位。检测到VM引脚电位低于过电流检测电压（ $V_{IOV}$ ），IC恢复正常状态。

## 异常充电电流检测

在正常条件下，VM引脚电压在正常充电期间会降至充电器检测电压（ $V_{CHA}$ ）以下，并持续过充电检测延迟时间（ $t_{CU}$ ）或更长时间，HM5591会关闭充电控制FET并停止充电。此动作称为异常充电电流检测。当放电控制FET导通且VM引脚电压降至充电器检测电压（ $V_{CHA}$ ）以下时，异常充电电流检测工作。当异常充电电流在过放电状态下流入电池时，HM5591在电池电压变为过放电检测电压并且经过过充电检测延迟时间（ $t_{CU}$ ）之后关闭充电控制FET并停止充电。

当VM引脚和GND引脚之间的电压差通过分离充电器变得低于充电器检测电压（ $V_{CHA}$ ）时，异常充电电流检测将被解除。由于0V电池充电功能的优先级高于异常充电电流检测功能，因此在电池电压低的情况下具有0V电池充电功能的产品可能无法检测到异常充电电流。

## 负载短路状态

如果 VM 引脚的电压等于或低于短路保护电压 ( $V_{SHORT}$ )，则 HM5591 将停止放电，电池与负载断开。关闭电流的最大延迟时间是  $t_{SHORT}$ 。当 VM 引脚的电压高于短路保护电压 ( $V_{SHORT}$ ) 时，例如断开负载时，将释放此状态。

## 延迟电路

当检测到过放电电流 1 时，过放电电流 2 和负载短路的检测延迟时间开始。一旦在过放电电流 2 或负载短路的检测延迟时间内检测到过放电电流 2 或负载短路，HM5591 就会停止放电。当电池电压因过放电电流而降至过放电检测电压以下时，HM5591 通过过放电电流检测停止放电。在这种情况下，电池电压的恢复是如此缓慢，以至于如果过放电电压检测延迟时间之后的电池电压仍然低于过放电检测电压，则 HM5591 转换为断电。

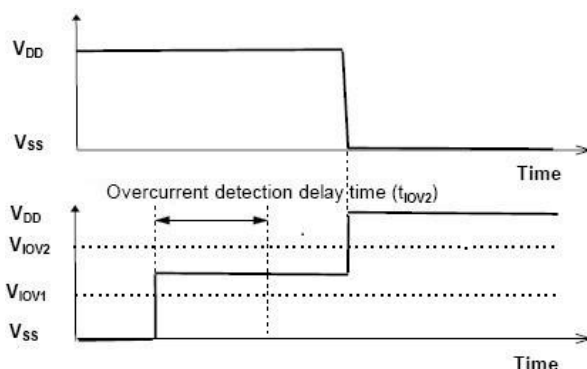


图 4. 过流延迟时间

## 0V 电池充电功能 (1) (2) (3)

该功能使通过自放电电压为 0V 的连接电池充电。当在 B+和 B-引脚之间连接了从 0V 电池启动充电充电器电压 ( $V_{0CHA}$ ) 或更高的充电器时，充电控制 FET 栅极固定到 VDD 电位。当充电控制 FET 的栅极和源极之间的电压变得等于或高于通过充电器电压导通电压时，充电控制 FET 导通以开始充电。此时，放电控制 FET 截止，充电电流流过放电控制 FET 中的内部寄生二极管。如果电池电压等于或高于过放电释放电压 ( $V_{DU}$ )，则恢复正常状态。

备注 1: 某些电池供应商不建议对完全放电的电池充电。在选择 0V 电池充电功能之前，请咨询电池供应商。

备注 2: 0V 电池充电功能优先于异常充电电流检测功能。因此，具有 0V 电池充电功能的产品对电池充电，并且在电池电压低（最多 1.8V 或更低）期间不能检测到异常充电电流。

备注 3: 当电池第一次连接到 IC 时，IC 可能无法进入可以放电的正常状态。在这种情况下，将 VM 引脚电压设置为等于 GND 电压（短接 VM 和 GND 引脚或连接充电器）以进入正常状态。



## 时序图

### 过充电和过放电检测

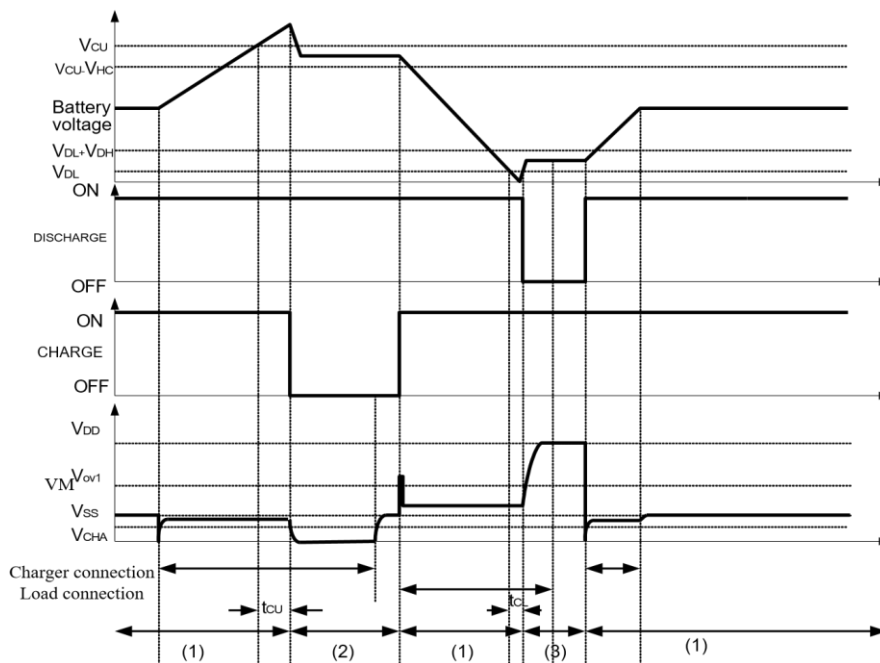


图 5-1 过充电和过放电电压检测

标注:

(1) 正常情况 (2) 过充电电压情况 (3) 过放电电压条件 (4) 过电流情况

### 过放电电流检测

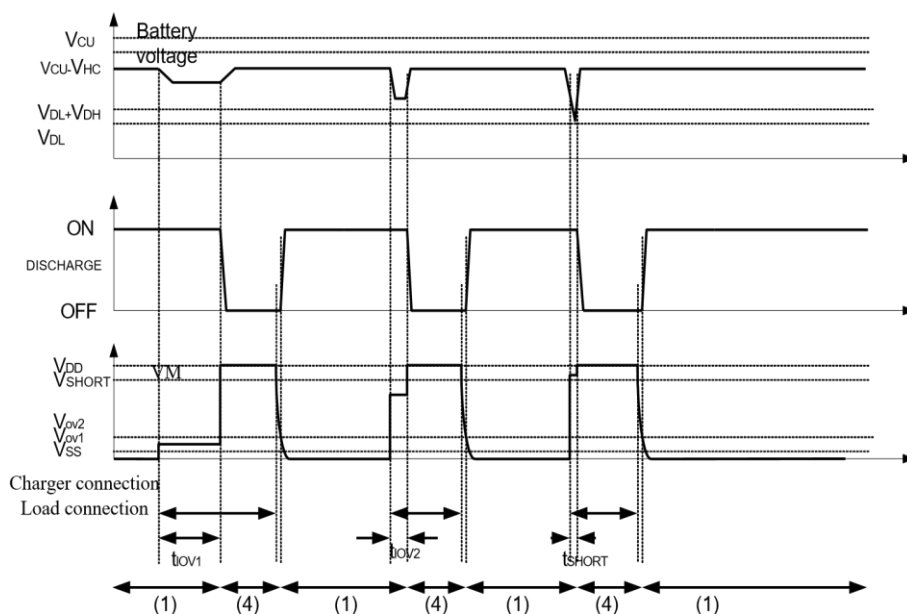


图 5-2 过放电电流检测

标注:

(1) 正常情况 (2) 过充电电压情况 (3) 过放电电压条件 (4) 过电流情况

## 充电检测

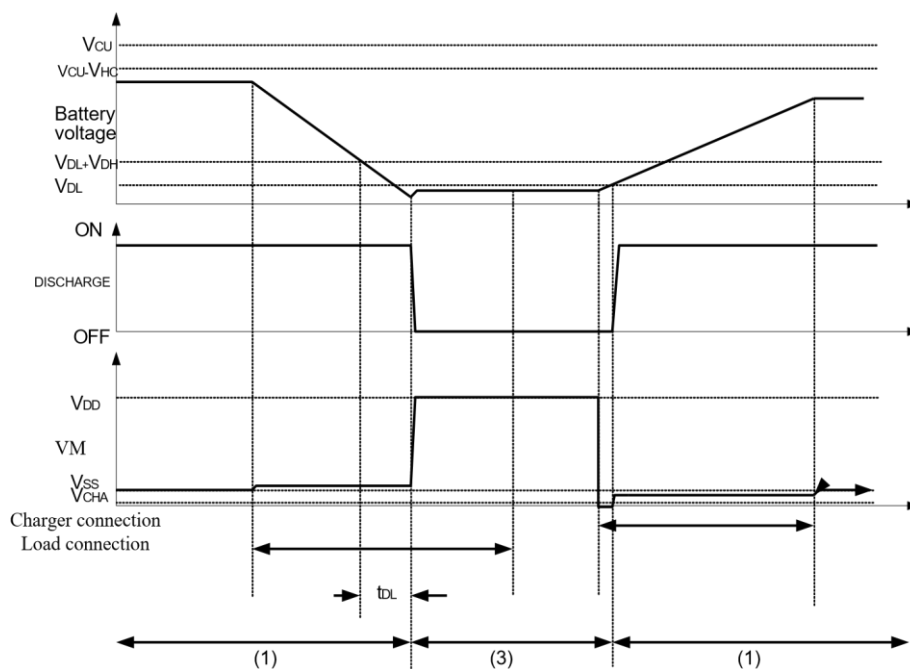


图 5-3 充电检测

标注:

(1) 正常条件 (2) 过充电电压条件 (3) 过放电电压条件 (4) 过电流情况

## 异常充电检测

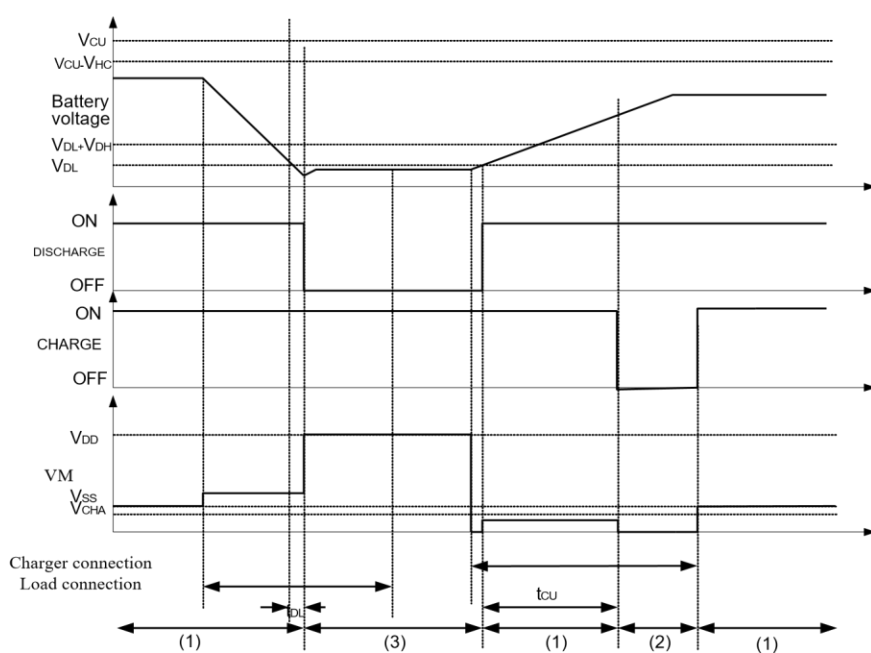


图 5-4 异常充电检测

标注:

(1) 正常条件 (2) 过充电电压条件 (3) 过放电电压条件 (4) 过电流情况

## 典型应用

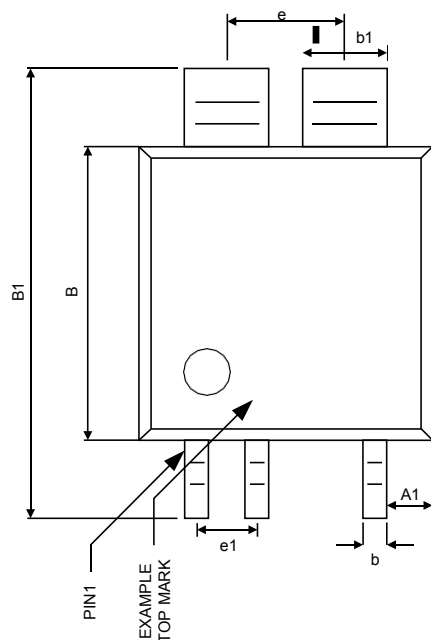
如图 1 所示，粗线是高密度电流路径，必须尽可能短。对于热管理，请确保这些走线宽度足够。C1 和 R1 是一个去耦电容和电阻，应尽可能靠近HM5591 放置。

## 注意事项

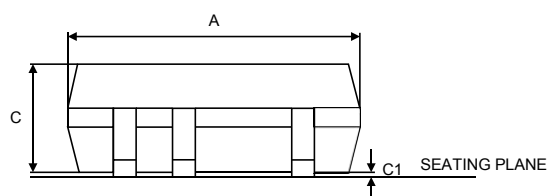
- 注意输入/输出电压和负载电流的工作条件，使HM5591 的功率损耗不超过封装的功耗。
- 请勿对HM5591 施加超过内置静电保护电路性能等级的静电放电。

## 封装描述

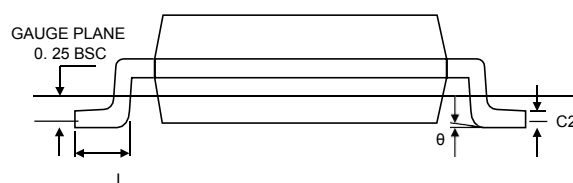
### CPC5



**TOP VIEW**



**FRONT VIEW**



**SIDE VIEW**

Symbol	DIM	Min (mm)	Max (mm)	Symbol	DIM	Min (mm)	Max (mm)
A		2.50	2.70	b1		0.69	0.79
A1		0.35	0.45	C		0.85	1.05
e		1.06 (BSC)		C1		0.00	0.15
e1		0.53 (BSC)		C2		0.15	0.18
B		2.50	2.70	L		0.40	0.60
B1		3.90	4.10	θ		0°	8°
b		0.16	0.26				

**NOTE:**

1. CONTROL DIMENSION IS IN INCHES. DIMENSION IN BRACKET IS IN MILLIMETERS.
2. PACKAGE LENGTH DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
3. PACKAGE WIDTH DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.
4. LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.004" INCHES MAX.
5. DRAWING CONFORMS TO JEDEC MS-012, VARIATION BA.
6. DRAWING IS NOT TO SCALE.