

1 特性

- BOST 二极管击穿电压 50V
 - 可安全应用于 36V 供电系统中
- 高峰值电流输出能力
 - 峰值输出电流 1.7A
 - 带 2.2nF 负载上升时间 58ns
 - 峰值吸入电流 2.3A
 - 带 2.2nF 负载下降时间 19.7ns
- 内部集成 50V 耐压自举二极管
 - 无需外接自举二极管
- 输入引脚内置下拉电阻
 - 集成 110K 对地下拉电阻
 - 输入信号兼容 3.3V/5V CMOS 输入
- 多种防共态导通技术
 - 对输入信号进行逻辑运算，使能信号为高时，HO/LO 输出电平相反，避免出现 HO、LO 同时输出高电平
 - 内部设置 38ns 死区时间
 - 检测 HO、LO 口状态，反馈给逻辑电路，避免出现 HO、LO 同时输出高电平

2 应用范围

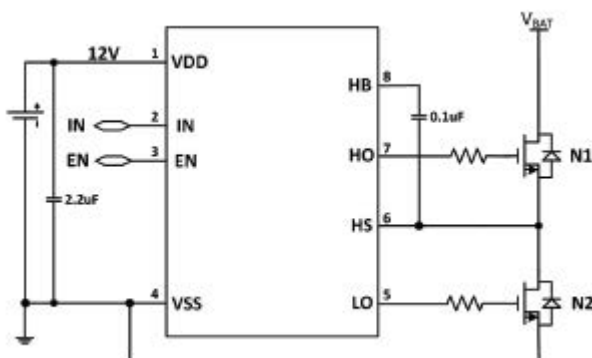
- 半桥、全桥以及直流无刷电机驱动
- UPS、逆变器以及 D 类型音频功放
- 无人机、电动自行车、电动工具
- 使用桥式结构的开关电源电路

3 说明

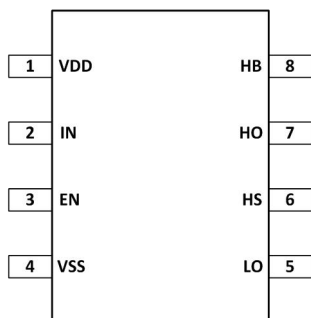
=U 是为使用双 N 沟道 VDMOS 功率管的桥式电路设计的功率管栅极驱动 IC，可应用于直流有刷、直流无刷电机以及类似感性负载的驱动电路中。芯片的输入信号 IN 和使能信号 EN 控制高边驱动电路输出(HO)和低边驱动电路输出(LO)。芯片设计了驱动输出信号(HO、LO)状态检测电路，将输出信号的状态反馈到内部逻辑，可有效避免出现高边、低边功率管同时导通的情况。此外，内部还设计有约 38ns 死区时间，功率管开关速度小于 100ns 的应用中，单片机输出信号可以不考虑死区时间设置。芯片内部没有设计欠压锁定电路，可自行通过单片机灵活设置电压保护点。

4 订购信息

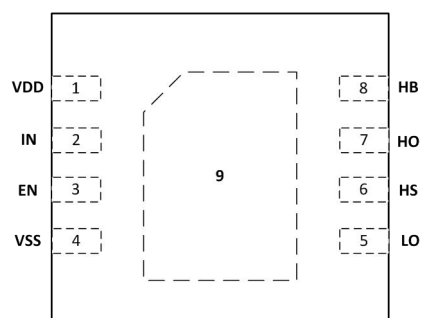
产品型号	封装	工作温度
=U	00P8	20℃ ~ 85℃
=U) FN8	20℃ ~ 85℃



引脚排列引脚定义



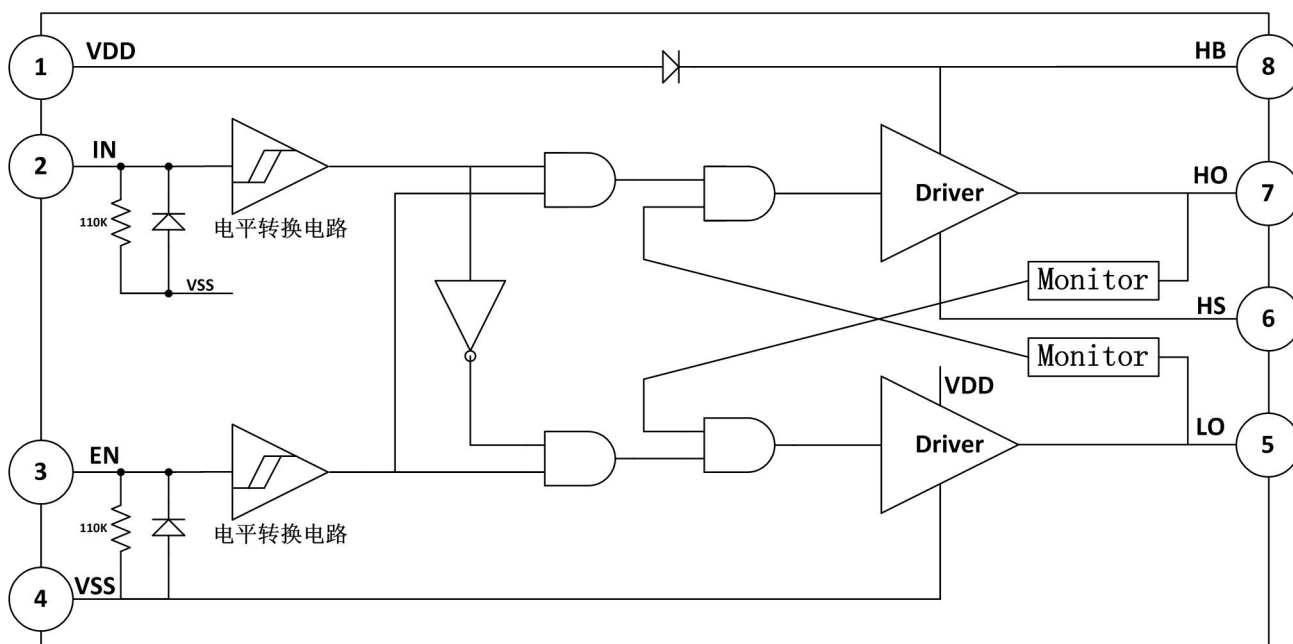
SOP8 封装



DFN8 封装

引脚编号	引脚名称	输入/输出	引脚功能描述
1	VDD	-	驱动电源
2	IN	I	信号输入端
3	EN	I	使能输入端
4	VSS	-	接地端
5	LO	O	低边输出端
6	HS	-	高边浮地端
7	HO	O	高边输出端
8	HB	-	高边自举电源端
9	-	-	PAD 接地

功能框图



绝对最大额定值($T_A=25^{\circ}\text{C}$)

参数	符号	值	单位
最大电源电压	VDD(MAX)	14	V
最大功率管电源电压	V _{BAT} (MAX)	50	
最大高边偏置电压	V _{HB-V_{HS}} (MAX)	VDD	
最大输入电压	VIN(MAX)	5.5	
最大功耗	SOP8 封装 P _D	1	W
结到环境热阻	SOP8 封装 θ_{JAS}	123	$^{\circ}\text{C}/\text{W}$
工作温度范围	T _{opr}	-20~+85	$^{\circ}\text{C}$
结温	T _J	150	$^{\circ}\text{C}$
储存温度	T _{stg}	-55~+150	$^{\circ}\text{C}$
焊接温度	T _{LED}	260 $^{\circ}\text{C}$, 10 秒	
ESD(注 3)		2000	V

注: (1)、人体模型, 100pF 电容通过 1.5K Ω 电阻放电。

(2)、电路工作条件超过绝对最大额定值规定的范围时, 极有可能导致电路立即损坏。

推荐工作条件($T_A=25^{\circ}\text{C}$)

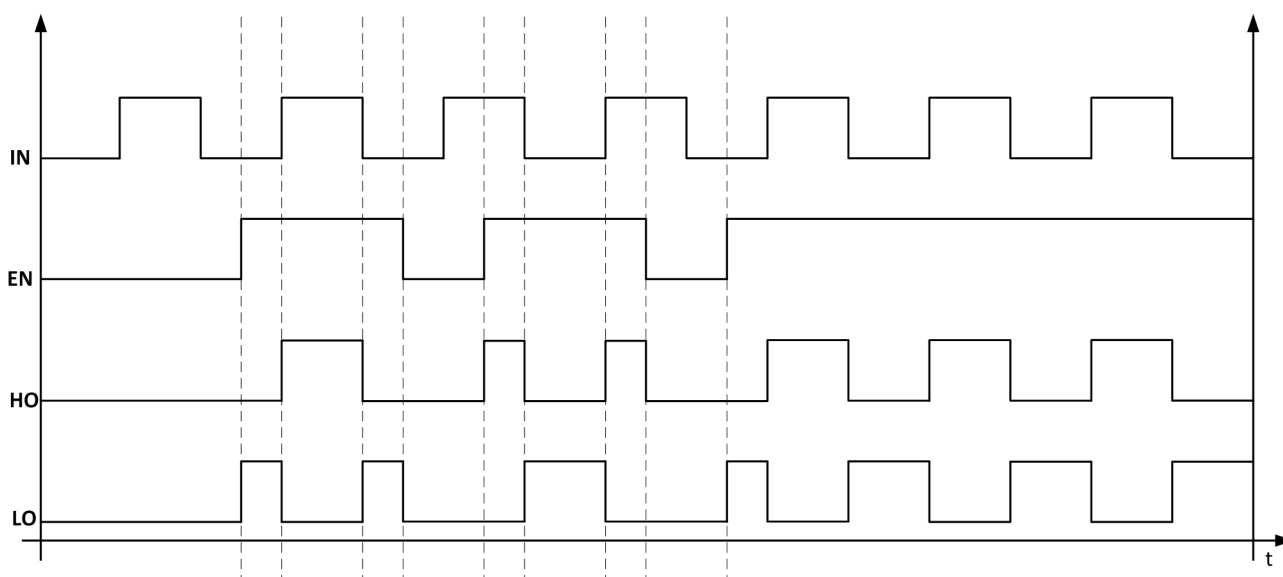
参数	符号	最小值	典型值	最大值	单位
功率管电源电压	V _{BAT}			40	V
电源电压	VDD	4	12	13.2	V
高边偏置电压	V _{HB-V_{HS}}	4	12	13.2	V
HS 端口电压范围		-5(瞬间)		40	V
HB 端口电压范围		V _{HS}		53.2	V

电特性参数表

(T_A=25℃, VDD=12V 除非另有规定)

参数	符号	条件	最小值	典型值	最大值	单位
电源参数						
VDD 待机电流	I _{VDDST}	IN=EN= L;VDD=12V;输出悬空	--	442	--	uA
HB 静态电流	I _{HB}	IN=EN=H;VDD=HB=12V;HS=0,输出悬空	--	30	--	uA
VDD 静态功耗	P _{VDD}	VDD=HB=12V;HS=0,EN=H,IN 是频率为 300K 占空比 50%的信号,输出悬空	--	13.2	--	mW
输入逻辑电平						
输入高电平	V _{INH}	VDD=12V	1.8		5	V
输入低电平	V _{INL}	VDD=12V	0		1.2	
输入电平迟滞	V _{HYS}	VDD=12V		0.6		
输入高电平电流	I _{INH}	VDD=12V, VIN=5V		46		
输入下拉电阻	R _{IN}	VDD=12V, VIN=5V		110		
输出级导通内阻						
导通内阻	PMOS	R _{ON}	VDD=12V,VIN=5V,R=100Ω		17.8	Ω
	NMOS		VDD=12V,VIN=5V,R=100Ω		1.61	
时间参数 CL=2.2nF VCC=12V						
输入上升-低边下降		输入信号 50%到输出信号 10%		35		ns
输入上升-高边上升		输入信号 50%到输出信号 90%		100		
输入下降-低边上升		输入信号 50%到输出信号 90%		110		
输入下降-高边下降		输入信号 50%到输出信号 10%		50		
死区时间 1		高边下降 10%到低边上升 10%		38		
死区时间 2		低边下降 10%到高边上升 10%		42		
高边上升时间		10%到 90%		75		
高边上升时间		10%到 80%		30		
高边下降时间		90%到 10%		16		
低边上升时间		10%到 90%		70		
低边上升时间		10%到 80%		30		
低边下降时间		90%到 10%		18		
使能下降-高边下降		输入信号 50%到输出信号 50%		50		
使能上升-高边上升		输入信号 50%到输出信号 50%		60		
使能下降-低边下降		输入信号 50%到输出信号 50%		45		
使能上升-低边上升		输入信号 50%到输出信号 50%		35		

时序图



推荐应用电路图

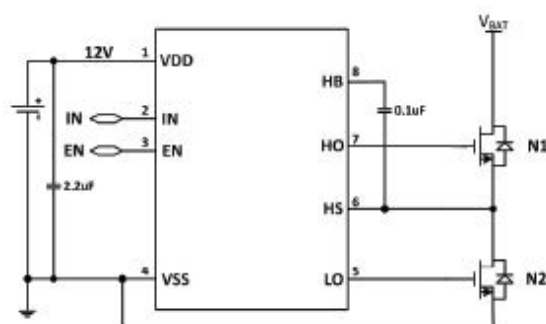


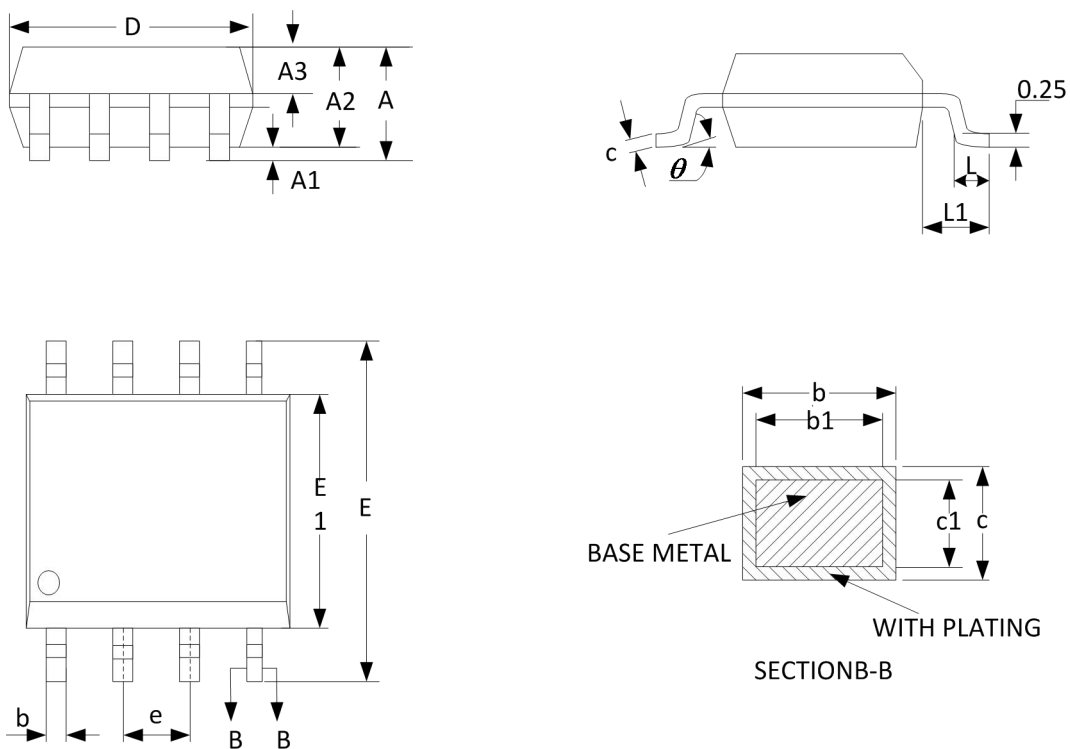
图 1 典型应用线路图

注意:

- 1、应用中由于=U 死区时间约 40ns，通常不能加栅极电阻，避免共态导通。如果某些功率管需要尝试用电阻改善栅极波形，则需控制栅极关断时间在 35ns 以内。
- 2、输入信号频率推荐最大 500K，最小正、负脉宽随不同功率管略有变化，推荐大于 300ns（设死区时间 40ns，上升 90%时间 110ns，高电平或低电平维持 150ns）。

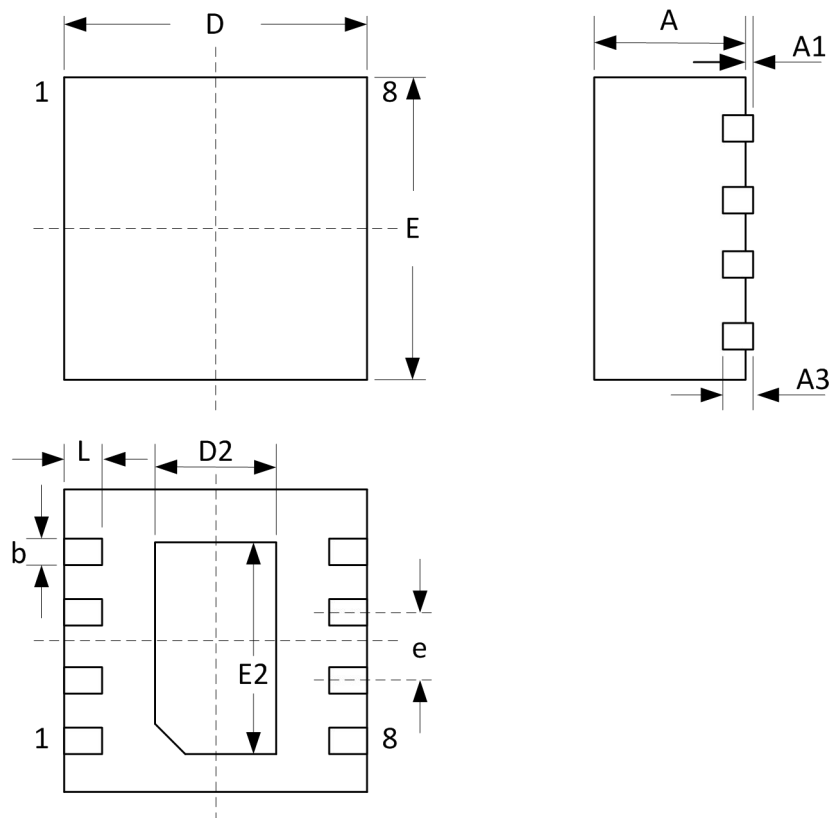
封装外形尺寸图

SOP8:



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	--	0.48
b1	0.38	0.41	0.43
c	0.21	--	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	--	8°

DFN8:



SYMBOL	MILLIMETER(mm)		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	--	--	0.05
A3	0.203REF		
b	0.23	0.28	0.33
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.40	1.50	1.60
E2	2.20	2.30	2.40
e	0.65TYP		
L	0.25	0.30	0.35